リモート光再構成型ゲートアレイによる遠隔再構成機能の確立

上野　由美子　（指導教員：渡邊　実）

静岡大学　工学部

１．まえがき

近年，LSIの回路資源を最大限活用し，処理能力を極限まで高めることのできる再構成デバイスに注目が集まっている．我々はその中でも，大容量のホログラムメモリとプログラム可能なゲートアレイを組み合わせ，現在のLSIのゲート規模を超える大規模ゲートが実現可能な光再構成型ゲートアレイ(Optically Reconfigurable Gate Array)の研究を進めている[1]．光再構成型ゲートアレイはレーザアレイ，ホログラムメモリ，フォトダイオードを持つゲートアレイVLSI の３つの要素で構成される．このデバイスでは、ホログラムメモリの大容量性と、光による大規模インターコネクションを活用し、大量の回路情報を高速かつ動的にゲートアレイVLSIに実装することが可能である．しかし，このデバイスは，光によるインターコネクションを用いるが故に再構成情報を遠隔地に転送させ，遠隔再構成を実現させる事が出来なかった[2]．

そこで，光再構成型ゲートアレイのホログラムメモリと光再構成型ゲートアレイを分断し，その間をガラスファイバーを束ねたファイバーアレイで結ぶ事によって，高速な遠隔再構成を可能にしたリモート光再構成型ゲートアレイが開発された[3]．本稿では，その研究をさらに進め，ホログラムメモリ内に4個の再構成情報を実装したリモート光再構成型ゲートアレイの試験結果について報告する．

２．試験システム

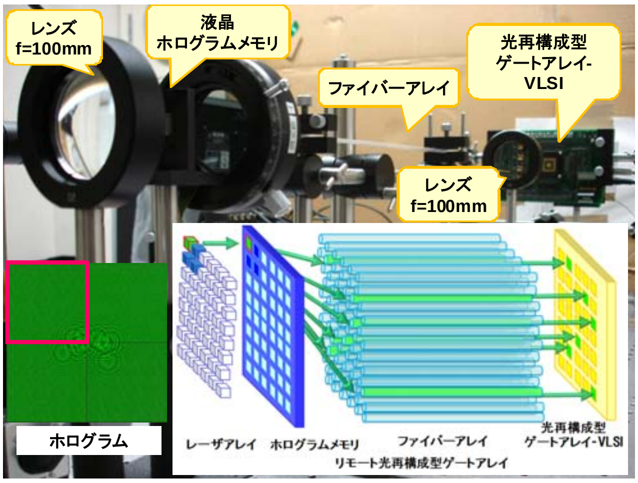

Fig.1.Experiment system.

試験システムを図1に示す．波長532nm，光強度300mWの半導体レーザを使用し，液晶ホログラムメモリ(L3D07U-81G00;セイコーエプソン(株))に入射させた．この液晶ホログラムメモリの画素数は1920×1080，1画素のサイズは8.5×8.5×8.5 µm²である．また図1の左下図はホログラムパターンでありEXOR，AND，NAND，OR回路を含む4個の再構成回路情報が記録されている．このとき再構成回路情報1個が占めるホログラム領域は300×300ピクセル，間隔は4ピクセル，ホログラム全体の大きさは602×602ピクセルである．この液晶ホログラムメモリからの回折光は偏光板を通過してファイバーアレイ端面に入射される．本試験で使用したファイバーアレイは長さが304.8 mmであり，直径12µmのガラスファイバーが50,419本束ねられている．そしてファイバーアレイの反対側に焦点距離100mmのレンズによってコンテキスト像を光再構成型ゲートアレイVLSIに結像した．ここで使用している光再構成型ゲートアレイVLSIは0.35µm CMOSプロセスで作成された試作チップであり，4個の論理ブロック，5個のスイッチングマトリクス，12個I/Obitを含む．光再構成型ゲートアレイ上の中心部には340個のフォトダイオードがアレイ状に実装されており，それらの大きさと間隔はそれぞれ25.5×25.5µm²，90µmである．ゲートアレイの構造は一般のFPGAと同一である．

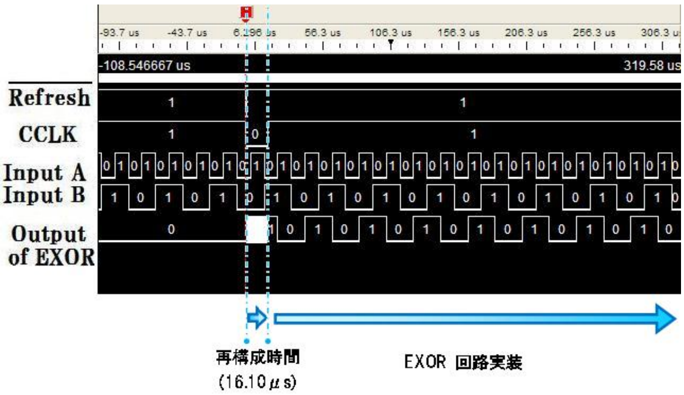

Fig.2.Experimental result.

３．試験結果・結論

前述の試験システムを使用して遠隔再構成試験を行った．試験結果を図 2 に示す．今回は図 1 のホログラム赤枠内のEXOR回路の再構成回路情報において16.10µsの高速な遠隔再構成を実証した．リモート光再構成型技術は世界で初めてその有効性を実証した．

謝辞　本研究の一部は総務省・戦略的情報通信研究開発推進制度(SCOPE)の支援を受けて行われた．

参考文献

[1] J.Mumbru, et al., SPIE of Optics in Computing 2000, Vol. 4089, pp. 763-771, 2000.

[2] S. Kubota, M. Watanabe, Applied Optics, Vol. 48, Issue 2, pp. 302-308, 2009.

[3] Y.Ueno, M. Watanabe, International SoC Design Conference, CD-ROM, Nov., 2009.

[4] 上野，渡邊，「4 コンテキスト・リモート光再構成型ゲートアレイ」，電子情報通信学会技術研究報告(集積回路研究会), vol. 109, no. 336, pp. 117-120, 12 月, 2009.